

(1) Japanese Patent Application Laid-Open No. 4-179126 (1992)
"SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE WITH SHIELDING
STRUCTURE"

The following is English translation of an extract from the above-identified
5 document relevant to the present application.

According to this invention one layer of metal layers in a multilayered
structure is used for shielding.

That is, in the present invention one of the metal layers that are the second
layer and above layers is formed so as to cover almost entire surface of a substrate
10 and then this metal layer is fixed to a ground potential or a power supply potential.

A shield layer is a metal layer covering almost entire surface of a substrate,
with its potential fixed. Therefore, when an external noise penetrates or a noise is
generated in layers above the shield layer, these noises are absorbed by the shield
layer and do not reach wiring layers below the shield layer.

15

The figure is a section view illustrating an embodiment.

Code Description

2	... silicon substrate
4	... diffusion layer
20	6 ... gate oxide film
	8 ... gate electrode
	10, 14, 18 ... interlayer insulating film
	12, 20 ... metal wiring layer
	16 ... metal layer for shielding
25	22 ... passivation film

24, 28 ... through hole

26 ... contact hole

⑫ 公開特許公報(A) 平4-179126

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月25日

H 01 L 21/3205
29/40

Z

7738-4M
7353-4M

H 01 L 21/88

S

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 シールド構造をもつ半導体集積回路装置

⑮ 特 願 平2-304670

⑯ 出 願 平2(1990)11月9日

⑰ 発 明 者 清 水 克 祐 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 ⑱ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号
 ⑲ 代 理 人 弁 理 士 野 口 繁 雄

明 細 書

1. 発明の名称

シールド構造をもつ半導体集積回路装置

2. 特許請求の範囲

(1) 多層構造のメタル配線をもつ半導体集積回路装置において、第2層目以上のいずれかのメタル層がチップ表面のほぼ全面を被い、かつ、このメタル層が接地電位又は電源電圧電位に固定されていることを特徴とする半導体集積回路装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は多層構造のメタル配線をもつ半導体集積回路装置に関するものである。

(従来技術)

多層構造のメタル配線は、各メタル層が配線を形成するためにパターン化されており、各メタル層の間がスルーホールにより接続され、メタル層と基板との間がコンタクトホールにより接続されて多層配線構造が構成される。

(発明が解決しようとする課題)

従来の多層メタル配線構造では各メタル層が配線層であるために、外部から侵入する雑音をこれらの配線層によってはシールドすることはできず、また上層の配線層で発生した雑音が基板に侵入するのをシールドすることもできない。そのため、もし外部からの雑音の侵入を防止しようとするれば、各半導体集積回路装置を被うシールド部材が別に必要となる。しかし、そのようなシールド機構を設けると、機器が大型になったり、コスト高になるなどの問題が生じる。

本発明は半導体集積回路装置チップ内部にシールド構造を持たせることにより、雑音に対して強く、かつ大型化やコスト高にもならない半導体集積回路装置を提供することを目的とするものである。

(課題を解決するための手段)

本発明では多層構造のメタル層の1層をシールド用に用いる。

すなわち本発明は、第2層目以上のいずれかのメタル層をチップ表面のほぼ全面を被うように形

成し、かつ、このメタル層を接地電位又は電源電圧電位に固定する。

(作用)

シールド層はメタル層がチップ表面のほぼ全面を被い、その電位が固定されたものであるので、外部から雑音が入りたり、その層より上層で雑音が発生した場合には、そのシールド層で吸収されて基板やそのシールド層より下層の配線層には雑音が到達しなくなる。

(実施例)

図は一実施例を表わす。

2はシリコン基板であり、種々の素子が形成されている。図では一例としてMOSトランジスタが示されている。4はMOSトランジスタの拡散層、6はゲート酸化膜であり、ゲート酸化膜上には多結晶シリコン層にてなるゲート電極8が形成されている。

シリコン基板2に形成された素子上には層間絶縁膜10を介して1層目のメタル層12が形成され、メタル層12上には層間絶縁膜14を介して

2層目のメタル層16が形成され、メタル層16上には層間絶縁膜18を介して3層目のメタル層20が形成されている。22はパッシベーション膜である。

1層目のメタル層12と3層目のメタル層20は配線用メタル層であり、パターン化されている。2層目のメタル層16はシールド用メタル層であり、シールド用メタル層16を接地電位、基板電位又は電源電圧電位に固定するために、1層目メタル層の所定の配線12aとの間がスルーホール24を介して接続され、その配線12aを介して基板2とコンタクトホール26で接続されている。シールド用メタル層16はまた、3層目メタル層の所定の配線20aにスルーホール28を介して接続されている。シールド用メタル層16は基板2、1層目メタル配線12a、3層目メタル配線20aのいずれかを経て接地電位や電源電圧電位に固定される。

図には示されていないが、シールド用メタル層16と接続されていない1層目及び第3層目のメ

タル配線は、コンタクトホールやスルーホールを介して基板2や、基板2に形成された素子と接続される。

第3層目のメタル配線20を1層目のメタル配線12と接続するときは、シールド用メタル層16のうち、そのスルーホール部分が除去されてシールド用メタル層16とは絶縁されたスルーホールが形成される。

実施例では配線用メタル層の間にシールド用メタル層16が形成されているが、シールド用メタル層を最上層に形成するようにしてもよい。

(発明の効果)

本発明では多層配線の2層目以上のいずれかのメタル層がシールド用メタル層となっているので、それよりも上層からの雑音や外部からの雑音がシールド用メタル層より基板側に侵入するのを防止することができ、耐ノイズ性が向上する。

シールド用メタル層は半導体集積回路装置内部に設けられているので、機器に実装したときに別にシールド部材を設ける必要がなく、したがって

機器が大型化したり、コスト高になるなどの不都合は生じない。

4. 図面の簡単な説明

図は一実施例を示す断面図である。

2……シリコン基板、4……拡散層、6……ゲート酸化膜、8……ゲート電極、10、14、18……層間絶縁膜、12、20……メタル配線層、16……シールド用メタル層、22……パッシベーション膜、24、28……スルーホール、26……コンタクトホール。

特許出願人 株式会社リコー

代理人 弁理士 野口繁雄

